

# Aplicación de los Moduladores Sigma-Delta en Tiempo Continuo para mezclado de señales

Jael Ramirez-Garcia\*, Victor R. Gonzalez-Diaz\*, Alejandro Diaz-Sanchez†, Luis A. Sánchez-Gaspariano\*

\*Facultad de Electrónica, Benemerita Universidad Autonoma de Puebla

Email: jael.ramirez@alumno.buap.mx, [luis.sanchezgas, vicrodolfo.gonzalez]@correo.buap.mx

†Coordinación de Electrónica, Instituto Nacional de Astrofísica Óptica y Electrónica

Email: adiazsan@inaoep.mx

**Resumen**—En este artículo se presenta el uso de dos moduladores  $\Sigma\Delta$  en tiempo continuo mono-bit y una compuerta XOR como una alternativa en la síntesis de mezcladores analógicos. La mezcla de las señales analógicas se obtiene con dos moduladores a diferentes frecuencias de muestreo. La respuesta que se obtiene es similar a la de un mezclador analógico, esta propuesta puede servir como base para el diseño de mezcladores de frecuencia de señal mixta. Los resultados se presentan a nivel comportamental con el uso de VerilogA y el simulador Spectre.

**Index Terms**—Modulador Sigma-Delta, transmisor, mezclador, up-converter

## I. INTRODUCCIÓN

Los sistemas de comunicaciones hoy en día son parte importante del haber cotidiano, y más aún los sistemas de comunicación digitales portátiles debido a la necesidad del hombre moderno de estar en constante comunicación con su entorno. Los diseñadores de circuitos integrados del área de comunicaciones se han dado a la tarea de realizar sistemas de comunicaciones de bajo costo y de bajo consumo de potencia que puedan ser integrados en un solo chip (SoC) [1]. En estos sistemas resulta imprescindible desplazar el espectro de la señal portadora a una banda del espacio adecuada, para esto, la señal que contiene la información es introducida a un transmisor que la modifica adaptándola al canal de comunicación y enviada al receptor quien posibilita la recuperación de la señal de origen [2]. Debido a que los transmisores de RF manejan niveles de potencia mucho mayores que los receptores y añaden problemas de distorsión adquieren un papel muy significativo en estos sistemas [3].

De forma general, el transmisor puede ser representado mediante el diagrama de bloques de la Figura 1. Donde las señales  $x_1$  y  $x_2$  son multiplicadas, el resultado es llevado a un formato digital mediante un ADC, el cual es filtrado y amplificado para su transmisión.

Los mezcladores, al igual que los amplificadores y los osciladores son elementos primordiales dentro de los sistemas de comunicación, estos dispositivos no lineales trasladan las señales en banda base a una de banda de paso o viceversa, el mezclador ideal realiza la función descrita en la ecuación (1). Donde  $x_1$  y  $x_2$  son las entradas con característica sinusoidal. Para un mezclador dentro de transmisor se usa el elemento de la ecuación (2) donde las componentes de frecuencia se suman y se dice que el mezclador se comporta como un “up-

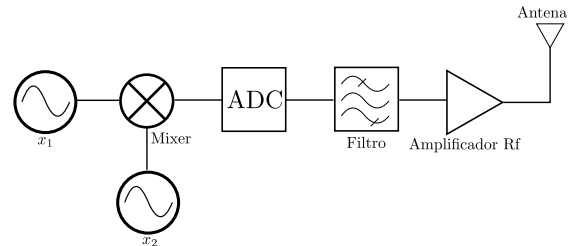


Figura 1. Diagrama de bloques un transmisor de RF.

converter” ya que traslada la señal de entrada a una frecuencia mayor, en el caso contrario se dice que es un “down-converter” el cual lleva la señal de entrada a una frecuencia menor [3]. De manera práctica para discernir entre alguna de las componentes de frecuencia es necesario el uso de un filtro que definirá si el mixer es “up-converter” utilizado en los transmisores o “down-converter” para los receptores.

$$s = x_1 \cdot x_2 = A_1 \sin(\omega_1 t) \cdot A_2 \sin(\omega_2 t) \quad (1)$$

$$= A_1 A_2 \cos(j\omega_1 - j\omega_2) - \cos(j\omega_1 + j\omega_2) \quad (2)$$

Un mezclador real está limitado por las no idealidades del sistema, en él aparecen armónicos no deseados, dichos armónicos afectan negativamente a la señal deseada, a esto se le suma que los circuitos analógicos con los que son diseñados los mezcladores suelen presentar un mayor consumo de potencia, es por ello que en este trabajo se presenta una alternativa para el mixer donde se propone el uso de dos moduladores Sigma-Delta mono bit para obtener dos señales digitales y el uso de una compuerta para lograr el desplazamiento de las componentes en frecuencia. El artículo está organizado de la siguiente manera: en la sección II se describe la arquitectura del modulador  $\Sigma\Delta$ , la sección III presenta la alternativa propuesta junto con su modelado comportamental a través de un conjunto de bloques en Simulink/Matlab. Los resultados de la simulación son discutidos en la sección III y finalmente, se presentan las conclusiones.

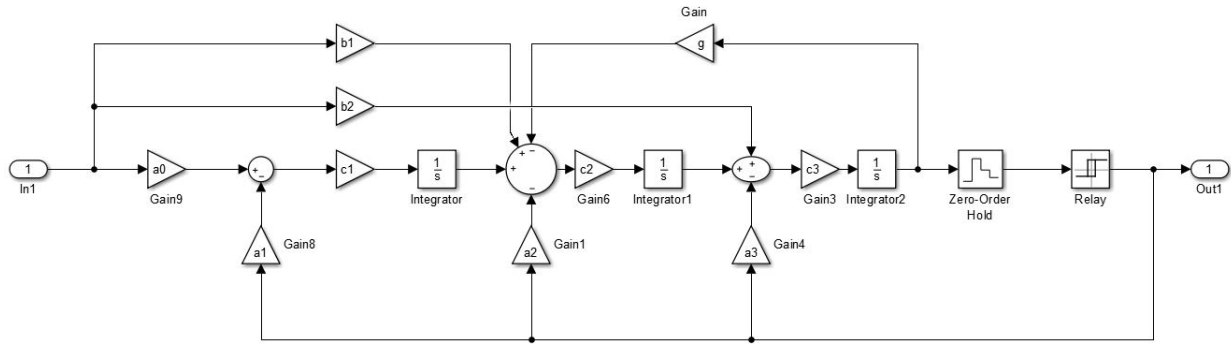


Figura 2. Arquitectura del modulador  $\Sigma\Delta$

## II. MODULADOR SIGMA-DELTA EN TIEMPO CONTINUO

Los ADCs basados en moduladores Sigma-Delta de tiempo continuo suponen una buena opción para aplicaciones que requieren un bajo consumo de potencia, buena resolución a velocidad media. Por otro lado la arquitectura de los moduladores Sigma-Delta la hace conveniente en procesos de integración en tecnología CMOS con bajas tensiones de polarización ya que su circuitería es sencilla lo que a su vez supone un bajo consumo de potencia y presenta una baja sensibilidad a las imperfecciones del circuito debido a que son sistemas de lazo cerrado lo que conlleva a la construcción de bloques analógicos simples y de bajo costo [4]. Debido a las ventajas que ofrecen los moduladores  $\Sigma\Delta$  de tiempo continuo se han desarrollado distintas topologías que aprovechan la naturaleza estos, la cual se fundamenta en el sobremuestreo y conformado del ruido, para alcanzar altas resoluciones que con otros métodos difícilmente se alcanzarían.

La estructura básica del modulador  $\Sigma\Delta$  de 1er orden se presenta en la figura 3, Debido a que el cuantizador es un bloque no lineal, el modulador también lo es. Si el bloque de cuantización es visto como una fuente aditiva de ruido uniformemente distribuido, es posible obtener un análisis lineal del sistema que está representado por dos funciones de transferencia, una con respecto a la señal de entrada (STF) y otra respecto al ruido de cuantización (NTF) [5]. La forma exacta de ambas funciones depende de la arquitectura del modulador.

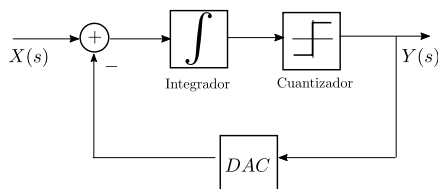


Figura 3. Modulador Sigma -Delta

La arquitectura del modulador de tercer orden mono bit presentada en la figura 2 contiene múltiples lazos de retroalimentación y rutas directas (b1 y b2), que fueron determinadas por consideraciones relativas a la estabilidad, el nivel de entrada máximo, la SNR y la dispersión de parámetros debido al procesamiento no ideal. Al aumentar el valor del coeficiente b1 y b2, los ceros en la función de transferencia se desplazan a una frecuencia más baja. Se puede encontrar un valores de b1 y b2 que proporcione estabilidad en alta frecuencia y conformación de ruido de tercer orden a bajas frecuencias. La elección del valor de estos coeficientes no puede ser demasiado críticos para evitar que la propagación del proceso empuje al modulador a la inestabilidad. Las ecuaciones características, obtenidas del análisis del sistema linealizado de la Figura 2 se presentan en las ecuaciones (3) y (4):

$$STF = \frac{F_s c_3 (c_1 c_2 F_s^2 + b_1 c_2 F_s s + b_2 s^2)}{s^3 + F_s a_3 c_3 s^2 + F_s^2 c_2 c_3 a_2 s + F_s^2 c_2 c_3 g s + F_s^3 a_1 c_1 c_2 c_3} \quad (3)$$

$$NTF = \frac{c_2 c_3 g F_s^2 s + s^3}{s^3 + F_s a_3 c_3 s^2 + F_s^2 c_2 c_3 a_2 s + F_s^2 c_2 c_3 g s + F_s^3 a_1 c_1 c_2 c_3} \quad (4)$$

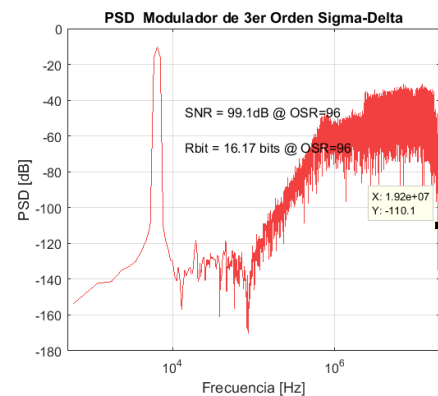


Figura 4. Espectro de salida del modulador  $\Sigma\Delta$

Si se considera al modulador  $\Sigma\Delta$  como filtro paso-bajo con los integradores como filtros  $I(s)$ , entonces todos los ceros del NTF se colocan en DC, que

corresponde a un filtro pasa-altas de orden tres. Por lo tanto, la conformación del ruido es efectiva solo a frecuencias bajas, mientras que al lado del ancho de banda base (fb) el ruido aumenta rápidamente.

Con el bucle de retroalimentación local determinado por coeficiente  $g$  alrededor de dos integradores, los ceros NTF se pueden alejar en DC y extenderse por la banda de la señal, como consecuencia, se mejora el rango dinámico. La elección de esta arquitectura se ha determinado en base a que las realimentaciones constituyen un parte importante en el consumo total del modulador y, por lo tanto, cuantas menos realimentaciones se empleen menor será el consumo de potencia cuando sea implementado a nivel circuito [5].

El espectro obtenido del modulador de 3er orden con un ancho de banda de 100 MHz y relación de muestreo (OSR) de 96 se observa en la figura 4, este modulador presenta una relación señal a ruido (SNR) de 99.1 dB que representa una resolución de 16 bits.

### III. MEZCLADOR $\Sigma\Delta$

La ventaja de usar un modulador  $\Sigma\Delta$  mono bit de tiempo continuo para cada una de las señales de entrada radica en que estos, proporcionan una representación de la señal en una cadena de bits de alta resolución, la arquitectura de estos moduladores a nivel circuital es sencilla y es insensible a las imperfecciones del circuito. Por otro lado, si se suman los resultados de dos moduladores  $\Sigma\Delta$  con anchos de banda diferentes se puede ver el espectro de frecuencia de la suma de ambas cadenas de bits obteniendo el espectro de ambas señales más el conformado del ruido de cuantización inherente al modulador. En el trabajo presentado en [6] se hace uso de tres moduladores Sigma-Delta de TC para sumar 3 señales sinusoidales con diferentes frecuencias. El resultado de hacerlo con dos señales se ve en la figura 5 donde la señal  $x_1$  tiene una frecuencia de 8.2083 MHz y la señal  $x_2$  de 2.7466 MHz. El espectro a la salida del bloque de suma muestra ambas componentes en las frecuencias de la señales  $x_1$  y  $x_2$  y el ruido trasladado a altas frecuencias.

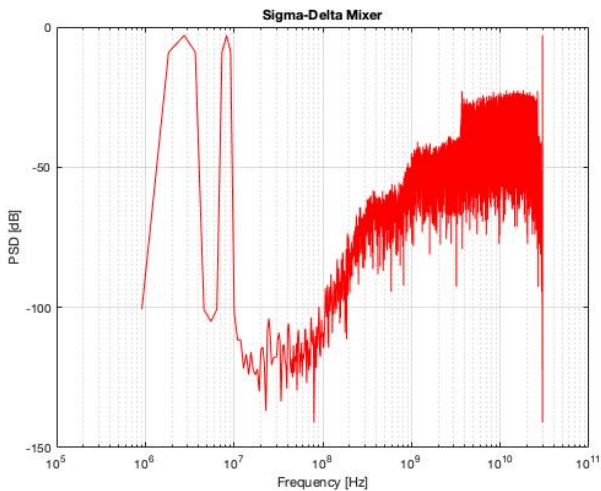


Figura 5. Sumador Sigma -Delta

El esquema propuesto consta de sustituir el mezclador tradicional por dos moduladores  $\Sigma\Delta$  y una compuerta digital XOR, en este caso la arquitectura del modulador es de 3er orden mono Bit de tiempo continuo descrito en la sección anterior. En un transmisor RF el mezclador propuesto se ve dentro del recuadro sombreado del diagrama de bloques en la figura 6.

La figura 7 corresponde a la simulación del sistema utilizando Simulink/Matlab, donde las señales de entrada sinusoidales  $x_1$  tiene una frecuencia de entrada de 8.2083 MHz y la señal  $x_2$  de 2.7466 MHz, los moduladores utilizados para esta simulación presentan un ancho de banda de 156 MHz y 52 MHz respectivamente. La elección de dos moduladores con diferentes anchos de banda y frecuencias de muestreo es necesario ya que si ambos moduladores tienen el mismo ancho de banda es probable que las componentes de  $jw_1 + jw_2$  o  $jw_1 - jw_2$  se encuentren fuera de esta banda. La compuerta XOR utilizada sirve para realizar la operación de multiplicación de ambas cadenas de bits.

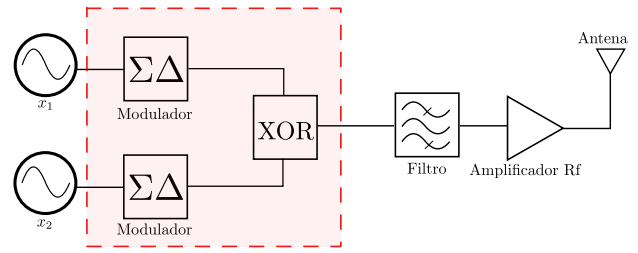


Figura 6. Transmisor RF usando un mezclador Sigma -Delta

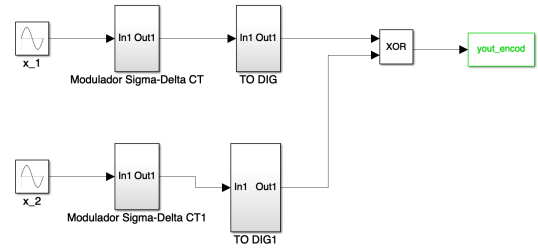


Figura 7. Mezclador propuesto usando dos Moduladores Sigma-Delta TC y compuerta XOR

### IV. RESULTADOS

En la figura 8 podemos observar una comparación entre la gráfica azul que corresponde a la respuesta de un mezclador multiplicador y la respuesta del mezclador Sigma-Delta propuesto en rojo. De la propuesta se obtiene una respuesta similar a un mezclador de frecuencias analógico, es decir, en el espectro resultante se observa una componente en  $jw_1 + jw_2$  y otra componente en  $jw_1 - jw_2$ , sin embargo el conformado del ruido, característico de los moduladores Sigma-Delta se pierde.

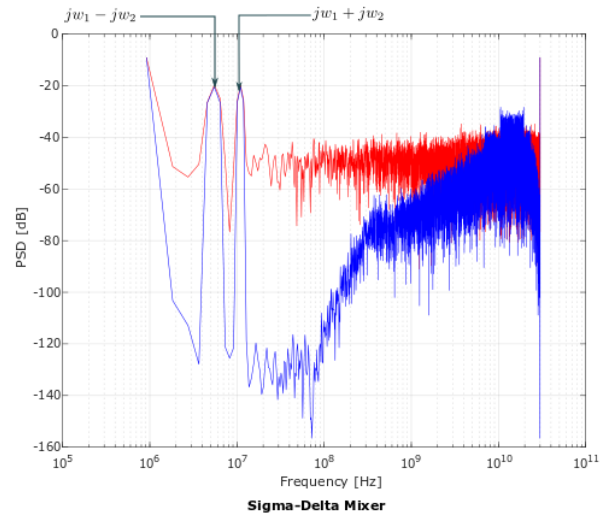


Figura 8. Respuesta del sistema propuesto

### V. CONCLUSIONES

El resultado de la simulación muestra que es posible realizar un mezclador utilizando bloques de señal mixta y una compuerta, esto supondría obtener las ventajas que ofrecen los sistemas digitales frente a los diseños puramente analógicos, además el uso del modulador sigma delta mono bit como interfaz

entre lo analógico y digital podría hacer que al llevar el sistema propuesto a nivel circuito no presente un gran consumo de potencia.

#### REFERENCIAS

- [1] L. Breems and J. H. Huijsing, *CONTINUOUS TIME SIGMA-DELTA MODULATION FOR A/D CONVERSION IN RADIO RECEIVERS*, 1st ed., 2001.
- [2] L. Devlin, "Mixers," *Plextek Communications Technology Consultants*, vol. 44, no. 3.
- [3] A. Grebennikov, *RF and Microwave Transmitter Design*, 1st ed., ser. Microwave and Optical Engineering 223. John Wiley Sons, 2011.
- [4] I. Arnaldi, *Design of Sigma-Delta Converters in MATLAB®/Simulink®*, 2019.
- [5] M. Ortmanns and F. Gerfers, *Continuous-Time Sigma-Delta A/D Conversion: Fundamentals, Performance Limits and Robust Implementations*, 1st ed., ser. Springer Series in Advanced Microelectronics. Springer, 2005.
- [6] A. Dalton and R. Wender, "How to design a sigma delta mixer circuit," <https://www.ejournal.com/chalktalks/2013032503-triad/>, 2013.
- [7] R. G. Lyons, *Understanding Digital Signal Processing*, 3rd ed., Upper Saddle River, NJ, USA, 2011. [Online]. Available: <http://ir.obihiro.ac.jp/dspace/handle/10322/3933>
- [8] K. Martin and D. Johns, *Analog Integrated Circuits Design*. Toronto: John Wiley & Sons, Inc, 1997.
- [9] J. A. Cherry and W. M. Snelgrove, *Continuous-time Delta-sigma Modulators for High-speed A/D Conversion: Theory, Practice and Fundamental Performance Limits*. Norwell, MA, USA: Kluwer Academic Publishers, 2000.
- [10] B. E. Boser and B. A. Wooley, "The design of sigma-delta modulation analog-to-digital converters," *IEEE Journal of Solid-State Circuits*, vol. 23, no. 6, pp. 1298–1308, Dec 1988.
- [11] R. Zanbaghi, P. K. Hanumolu, and T. S. Fiez, "An 80-db dr, 7.2-mhz bandwidth single opamp biquad based  $\sigma\delta$  modulator dissipating 13.7-mw," *IEEE Journal of Solid-State Circuits*, vol. 48, no. 2, pp. 487–501, Feb 2013.
- [12] T. Caldwell, D. Alldred, R. Schreier, H. Shibata, and Y. Dong, "Advances in high-speed continuous-time delta-sigma modulators," *Proceedings of the IEEE 2014 Custom Integrated Circuits Conference, CICC 2014*, pp. 1–8, 2014.
- [13] A. v. R. a. Erwin Janssen, *Look-Ahead Based Sigma-Delta Modulation*, 1st ed., ser. Analog Circuits and Signal Processing. Springer Netherlands, 2011.
- [14] F. Maloberti, *Data Converters*, 1st ed. Springer, 2007.
- [15] K. K. Lokesh, T. Ramashri, and D. Srihari, "Design and VLSI Implementation of Second Order Sigma-Delta Modulation ADC for I-UWB Receiver," *International Journal of Scientific & Engineering Research*, vol. 4, no. 8, pp. 260–267, 2013.
- [16] M. Gustavsson, J. J. Wikner, and N. T. Nianxiong, *CMOS Data Converters for Communications*. New York, Boston, Dordrecht, London, Moscow: Klumer Academic Publisher, 2002.